

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ,
МИНИСТЕРСТВО НАУКИ, ВЫСШЕГО ОБРАЗОВАНИЯ И ИННОВАЦИЙ
КЫРГЫЗСКОЙ РЕСПУБЛИКИ**

МОО ВО Кыргызско-Российский Славянский университет
имени первого Президента Российской Федерации Б.Н. Ельцина



УТВЕРЖДАЮ

Директор ИИ (должность)

Лосева Т.В. (ФИО)

03.09 2026 г.

Цифровая схемотехника

рабочая программа дисциплины (модуля)

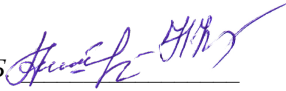
Разработано	Высшая школа Цифровых технологий
Учебный план	b110302_26_1 итисс.plx Направление 11.03.02 - РФ, 690300 - КР Инфокоммуникационные технологии и системы связи Профиль "Сети связи и системы коммутации"
Форма обучения	очная
Общая трудоемкость	3 ЗЕТ
Часов по учебному плану	108
в том числе:	
аудиторные занятия	32
самостоятельная работа	44

Вид контроля в семестрах:
экзамен 4

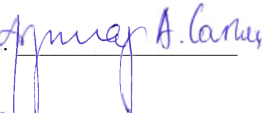
Распределение часов дисциплины по семестрам

Семестр (<Курс>.&b><Семестр на курсе>)	4 (2.2)		Итого	
Неделя	18			
Вид занятий	УП	РП	УП	РП
Лекции	16	16	16	16
Практические	16	16	16	16
Контактная работа в период экзаменационной сессии	0,3	0,3	0,3	0,3
Итого ауд.	32	32	32	32
Контактная работа	32,3	32,3	32,3	32,3
Сам. работа	44	44	44	44
Часы на контроль	31,7	31,7	31,7	31,7
Итого	108	108	108	108

Программу составил(и):

Ст. преподаватель, Кравченко Н. И.; ст. преподаватель, Мамадалиева Ж.Б. 

Рецензент(ы):

д.т.н., профессор, Сагымбаев А.А. 

Согласовано РОП:



Рабочая программа дисциплины

Цифровая схемотехника

разработана в соответствии с ФГОС 3++:

Федеральный государственный образовательный стандарт высшего образования - бакалавриат по направлению подготовки 11.03.02 Инфокоммуникационные технологии и системы связи (приказ Минобрнауки России от 19.09.2017 г. № 930)

составлена на основании учебного плана:

Направление 11.03.02 - РФ, 690300 - КР Инфокоммуникационные технологии и системы связи

Профиль "Сети связи и системы коммутации"

утвержденного учёным советом вуза от 26.06.2026 протокол № 11.

Рабочая программа одобрена на заседании _____

Протокол от 02.09. 2026 г. № 1

Срок действия программы: 2026-2030 уч.г.

Руководитель подразделения: Хмелева Ирина Владимировна



ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ
к рабочей программе дисциплины (модуля)

Цифровая схемотехника

наименование дисциплины

№ п/п	Основание внесения изменения	Раздел/ пункт	Содержание изменения
1.			
2.			
3.			
4.			
5.			

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

1.1	Целями освоения дисциплины «Цифровая схемотехника» являются:
1.2	* Формирование базовых знаний о принципах построения, функционирования и проектирования современных цифровых устройств, составляющих основу инфокоммуникационного оборудования.
1.3	* Освоение методов анализа и синтеза комбинационных и последовательностных логических схем с использованием современной элементной базы.
1.4	* Изучение архитектуры типовых узлов цифровой обработки данных (регистров, счетчиков, сумматоров, запоминающих устройств), используемых в системах коммутации и передачи информации.
1.5	* Подготовка к работе с системами автоматизированного проектирования (САПР) для моделирования цифровых устройств перед их физической реализацией.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП

Цикл (раздел) ООП:		Б1.В.1
2.1	Требования к предварительной подготовке обучающегося:	
2.1.1	Линейная алгебра и аналитическая геометрия	
2.1.2	Теория вероятностей и математическая статистика	
2.1.3	Информатика	
2.1.4	Факультатив по математике	
2.1.5	Инженерная и компьютерная графика	
2.1.6	Электроника	
2.1.7	Факультатив по физике	
2.2	Дисциплины и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:	
2.2.1	Сети и системы мобильной связи	
2.2.2	Оптические системы связи	
2.2.3	Цифровые системы передачи	
2.2.4	Электропитание устройств и систем телекоммуникаций	
2.2.5	Схемотехника телекоммуникационных устройств	
2.2.6	Системы коммутации	
2.2.7	Сети и системы радиосвязи	
2.2.8	Сети и системы радиодоступа	
2.2.9	Радиотехнические цепи и сигналы	
2.2.10	Общая теория связи	
2.2.11	Вычислительная техника и информационные технологии	
2.2.12	Направляющие систем электросвязи	
2.2.13	Радиоматериалы и радиокомпоненты	
2.2.14	Метрология и радиоизмерения	

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)

ПК-3: Способен осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей

Знать:

Уровень 1	порядок обслуживания радиоэлектронных средств
Уровень 2	
Уровень 3	

Уметь:

Уровень 1	применять современные средства измерения и контроля
Уровень 2	
Уровень 3	

Владеть:

Уровень 1	методами монтажа и настройки узлов систем
Уровень 2	
Уровень 3	

ПК-5: Способен к сбору, обработке, распределению и контролю выполнения заявок на техподдержку оборудования с помощью инфокоммуникационных систем и баз данных

Знать:

--	--

Уровень 1	основы сетевых технологий; правила работы с ИТ-системами
Уровень 2	
Уровень 3	
Уметь:	
Уровень 1	обрабатывать заявки с использованием технических средств
Уровень 2	
Уровень 3	
Владеть:	
Уровень 1	навыками составления отчетов и систематизации данных
Уровень 2	
Уровень 3	

В результате освоения дисциплины обучающийся должен

3.1	Знать:
3.1.1	Математический базис: системы счисления, методы представления цифровой информации, законы и аксиомы алгебры логики.
3.1.2	Физические основы: принципы работы полупроводниковых ключей (ТТЛ, КМОП), их статические и динамические характеристики.
3.1.3	Функциональные узлы: принципы построения и работы комбинационных схем (мультиплексоров, дешифраторов, сумматоров) и последовательностных устройств (триггеров, регистров, счетчиков).
3.1.4	Архитектуру памяти: классификацию и организацию оперативных (RAM) и постоянных (ROM) запоминающих устройств.
3.1.5	Перспективы развития: основы программируемой логики (ПЛИС/FPGA) и современные тенденции в микроэлектронике.
3.2	Уметь:
3.2.1	Проектировать: осуществлять синтез цифровых устройств по заданным таблицам истинности или алгоритмам работы.
3.2.2	Минимизировать: применять методы карт Карно и алгебраические преобразования для упрощения логических схем.
3.2.3	Анализировать: определять функциональное назначение и временные диаграммы работы готовых цифровых узлов.
3.2.4	Моделировать: использовать специализированное ПО (Proteus, Multisim, Logisim) для проверки работоспособности спроектированных схем.
3.2.5	Выбирать компоненты: подбирать необходимую элементную базу (серии микросхем) исходя из заданных параметров быстродействия и энергопотребления.
3.3	Владеть:
3.3.1	Методологией: современными методами анализа и синтеза устройств цифровой обработки информации.
3.3.2	Инструментарием: навыками работы с программными средствами автоматизированного проектирования и виртуальными измерительными приборами.
3.3.3	Терминологией: профессиональным понятийным аппаратом в области цифровой электроники и инфокоммуникаций.
3.3.4	Навыками отладки: способами поиска неисправностей в цифровых схемах и методами устранения «гонок» (состязаний) в логических устройствах.

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература	Инте ракт.	Пр. подг.	Примечание
	Раздел 1. Логические основы и элементная база							
1.1	Представление информации в цифровых системах связи. Минимизация логических функций (карты Карно) /Лек/	4	4		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
1.2	Выполнение арифметических операций в двоичной и шестнадцатеричной системах. Преобразование логических выражений /Пр/	4	4		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			

1.3	Определение уровней логического «0» и «1» для различных серий микросхем при наладке оборудования /Ср/	4	10		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
	Раздел 2. Комбинационные устройства							
2.1	Синтез схем в базисах И-НЕ, ИЛИ-НЕ. Дешифраторы, шифраторы, компараторы, сумматоры /Лек/	4	6		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
2.2	Проектирование дешифратора адреса для выбора порта в системе коммутации. Моделирование в САПР /Пр/	4	6		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
2.3	Диагностика ошибок прохождения сигнала через комбинационную логику при обработке заявок на техподдержку /Ср/	4	10		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
	Раздел 3. Последовательностные устройства							
3.1	Триггеры (RS, D, JK, T). Синхронные и асинхронные счетчики. Регистры сдвига /Лек/	4	6		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
3.2	Расчет и синтез счетчика с заданным коэффициентом пересчета для формирования таймингов в сети /Пр/	4	6		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
3.3	Настройка и проверка работоспособности регистровой памяти и буферных устройств /Ср/	4	24		Л1.1 Л1.2Л2.1 Л2.2Л3.1 Л3.2			
3.4	/КрЭж/	4	0,3					
3.5	/Лек/	4						

5. ФОНД ОЦЕНОЧНЫХ СРЕДСТВ

5.1. Контрольные вопросы и задания

1. Теоретические вопросы (Проверка знаний)

Блок 1. Логические основы и элементная база:

1. Перевод чисел из двоичной системы в шестнадцатеричную и обратно. Зачем это нужно при настройке сетевого оборудования?
2. Основные логические операции: И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ, Исключающее ИЛИ. Таблицы истинности.
3. Понятие «логического уровня». Сравнение параметров ТТЛШ и КМОП серий (напряжение питания, уровни нуля и единицы).
4. Задержка распространения сигнала в микросхемах и её влияние на максимальную частоту работы устройства.

Блок 2. Комбинационные устройства:

5. Дешифраторы и шифраторы: принцип работы и область применения в системах коммутации.
6. Мультиплексоры и демультиплексоры. Реализация логических функций на мультиплексорах.
7. Цифровые компараторы и сумматоры. Принцип построения полусумматора и полного сумматора.
8. Методы минимизации логических функций с помощью карт Карно.

Блок 3. Последовательностные устройства:

9. Отличие комбинационных схем от последовательностных. Понятие памяти в цифровой схемотехнике.
10. RS-триггеры: синхронные и асинхронные. Проблема «запрещенного состояния».
11. D-триггеры и JK-триггеры. Временные диаграммы работы.
12. Счетчики: классификация по коэффициенту пересчета и способу изменения состояния (суммирующие, вычитающие, реверсивные).
13. Регистры хранения и регистры сдвига. Преобразование параллельного кода в последовательный.

Блок 4. Запоминающие устройства и ПЛИС:

14. Классификация полупроводниковой памяти: ОЗУ (SRAM, DRAM) и ПЗУ (ROM, Flash).

15. Структура адресного пространства. Как дешифратор адреса выбирает конкретную микросхему памяти?
 16. Общие принципы архитектуры ПЛИС (FPGA). Преимущества аппаратной реализации алгоритмов перед программной.

2. Типовые практические задания (Проверка умений и навыков)

Эти задания напрямую связаны с компетенциями ПК-3 (наладка/регулировка) и ПК-5 (техподдержка).

Задание 1 (Синтез):

Условие: Построить схему управления аварийной сигнализацией на узле связи. Сигнал подается, если сработали любые два датчика из трех.

Требуется: Составить таблицу истинности, минимизировать функцию и нарисовать схему в базисе И-НЕ.

Задание 2 (Анализ временных диаграмм — ПК-3):

Условие: Дана схема трехразрядного счетчика и временная диаграмма тактовых импульсов.

Требуется: Построить диаграммы состояний на выходах Q0, Q1, Q2. Определить коэффициент пересчета.

Задание 3 (Диагностика и техподдержка — ПК-5):

Условие: При настройке дешифратора адреса в системе коммутации выяснилось, что при любой комбинации на входе всегда выбран только один и тот же порт.

Требуется: Предложить алгоритм поиска неисправности. Какие контрольные точки нужно проверить осциллографом или логическим анализатором?

Задание 4 (Работа с документацией):

Условие: Студенту выдается фрагмент Data Sheet на микросхему (например, 74НС00).

Требуется: Найти максимально допустимый ток выхода и диапазон рабочих температур. Определить, можно ли использовать данную деталь в неотапливаемом помещении базовой станции связи.

3. Задания для проверки уровня ВЛАДЕТЬ (Практические кейсы)

Для подтверждения уровня «Владеть» студент должен выполнить одно из следующих комплексных заданий на ПК в среде моделирования (например, Logisim, Proteus или Multisim):

Кейс №1 (для ПК-3: Монтаж и наладка):

Задание: Дана схема цифрового устройства (например, восьмиразрядный регистр сдвига) с внесенной в неё «неисправностью» в симуляторе (разорвана связь, неверно подан уровень на вход сброса и т.д.).

Задача: Используя виртуальные приборы (логический пробник, осциллограф), локализовать неисправность, устранить её и продемонстрировать корректную работу устройства согласно временной диаграмме.

Что проверяется: Навык практической отладки и регулировки цифровых узлов.

Кейс №2 (для ПК-5: Техподдержка и базы данных):

Задание: Поступила «заявка» на подбор аналога неисправной микросхемы памяти или логического элемента для импортозамещения или в связи со снятием с производства.

Задача: Используя электронные справочники и базы данных производителей (Data Sheets), подобрать компонент с аналогичными или превосходящими характеристиками (напряжение, быстродействие, распиновка). Оформить техническое обоснование замены.

Что проверяется: Навык работы с профессиональными информационными системами и базами данных.

Кейс №3 (Синтез и верификация):

Задание: Спроектировать «с нуля» схему управления приоритетами для трех абонентов инфокоммуникационной сети.

Задача: Пройти полный цикл: от таблицы истинности до работающей модели в САПР. Провести верификацию схемы (проверку на всех комбинациях входных сигналов).

Что проверяется: Владение методологией проектирования и современным софтом.

5.2. Темы курсовых работ (проектов)

Курсовые работы/проекты учебным планом не предусмотрено

5.3. Фонд оценочных средств

1. Фронтальный опрос (Проверка уровня «ЗНАТЬ»)

Проводится на лекциях или в начале практических занятий для оперативной проверки теоретической базы.

Раздел 1: Логические основы и элементная база

1. В чем преимущество шестнадцатеричной системы счисления при описании цифровых портов?
2. Какие логические операции составляют функционально полную систему (базис)?
3. Чем отличается положительная логика от отрицательной?
4. Что такое «коэффициент разветвления» по выходу микросхемы?
5. Назовите основные отличия КМОП-серии от ТТЛШ.
6. Что произойдет с КМОП-входом, если оставить его «висеть в воздухе»?
7. Дайте определение задержки распространения сигнала.
8. Какие факторы влияют на помехоустойчивость цифровой схемы?
9. Зачем нужны подтягивающие резисторы (pull-up)?
10. Как обозначаются инверсные входы и выходы на схемах по ГОСТ?

Раздел 2: Комбинационные устройства

1. В чем разница между полным сумматором и полусумматором?

2. Какую функцию выполняет вход разрешения (Enable) у дешифратора?
3. Сколько выходов будет у дешифратора с 4 входами?
4. Можно ли использовать мультиплексор для преобразования параллельного кода в последовательный?
5. Что такое «активный уровень» сигнала?
6. Как работает цифровой компаратор?
7. Какое устройство называют «селектором данных»?
8. Почему комбинационные схемы называют схемами «без памяти»?
9. Зачем в схемах адресации памяти используются дешифраторы?
10. Как каскадируются мультиплексоры для увеличения числа входов?

Раздел 3: Последовательностные устройства

1. Чем отличается триггер от обычного логического элемента?
2. Что такое «состояние гонок» в асинхронных схемах?
3. Какое состояние RS-триггера является запрещенным и почему?
4. В чем особенность тактирования по фронту (Edge-triggered)?
5. Какую логическую операцию реализует Т-триггер?
6. Как организовать сброс счетчика в произвольное состояние?
7. Что такое «информационная емкость» регистра?
8. Чем отличается синхронный счетчик от асинхронного по быстродействию?
9. Зачем в регистрах сдвига используется последовательный вход?
10. Как триггеры используются для борьбы с дребезгом контактов?

Раздел 4: Запоминающие устройства и ПЛИС

1. В чем разница между статической (SRAM) и динамической (DRAM) памятью?
2. Что такое энергонезависимая память?
3. Как расшифровывается аббревиатура FPGA?
4. Какую роль играет «таблица поиска» (LUT) в структуре ПЛИС?
5. Что такое «прошивка» (конфигурационный файл) для цифрового оборудования?
6. Каковы преимущества использования ПЛИС перед жесткой логикой в ИТиСС?
7. Чем отличается Flash-память от EEPROM?
8. Что такое цикл регенерации в оперативной памяти?
9. Как организована двунаправленная шина данных?
10. Зачем в системах связи нужны буферные устройства FIFO?

2. Коллоквиум (Проверка уровня «ЗНАТЬ» и «УМЕТЬ»)

Проводится в середине семестра как промежуточный контроль. Студент должен не только ответить на вопрос, но и выполнить мини-задачу у доски.

1. Минимизация функций: от аналитической записи к карте Карно.
2. Синтез комбинационной схемы «сигнализация 2 из 3» в базисе И-НЕ.
3. Реализация логики мажоритарного клапана на дешифраторе.
4. Построение восьмивходового мультиплексора из двух четырехходовых.
5. Расчет задержки в многосвязной логической цепи.
6. Сравнительный анализ потребляемой мощности ТТЛ и КМОП на разных частотах.
7. Преобразование кода Грея в двоичный код (схемотехническая реализация).
8. Синтез делителя частоты на 6 на базе счетчика 74HC161.
9. Работа D-триггера как защелки (Latch): временные диаграммы.
10. Построение кольцевого счетчика на регистрах сдвига.
11. Организация параллельного интерфейса передачи данных между двумя узлами.
12. Расчет адресного дешифратора для подключения 4-х микросхем памяти по 1 Кб.
13. Анализ временных диаграмм работы JK-триггера при наличии помех на входах.
14. Реализация функции «исключающее ИЛИ» только на элементах И-НЕ.
15. Построение схемы контроля четности для четырехразрядного числа.
16. Использование Z-состояния (третьего состояния) в шинных структурах.
17. Синтез двоично-десятичного счетчика с индикацией на 7-сегментный индикатор.
18. Организация стековой памяти (LIFO): схемотехнический принцип.
19. Анализ причин сбоев счетчика при нарушении условий Setup/Hold time.
20. Проектирование схемы антидребезга на инверторах с гистерезисом.
21. Реализация приоритетного шифратора для 4-х прерываний в системе связи.
22. Построение схемы «бегущий огонь» на сдвиговом регистре.
23. Каскадирование сумматоров для обработки 8-разрядных слов.
24. Схемотехника узла формирования контрольной суммы (CRC).
25. Анализ влияния емкости нагрузки на фронты цифрового сигнала.
26. Построение генератора одиночного импульса по фронту входного сигнала.
27. Реализация триггера со счетным входом на базе D-триггера.
28. Методика проверки исправности счетчика с помощью логического пробника.
29. Выбор номиналов резисторов для согласования уровней 3.3В и 5В.
30. Сравнительный анализ быстродействия параллельного и последовательного регистров.

3. Доклад с презентацией (Проверка уровня «ВЛАДЕТЬ»)

Темы ориентированы на современные технологии ИТиСС, требуют работы с документацией и анализа прикладных

решений.

1. Эволюция элементной базы: от транзисторных ключей до систем на кристалле (SoC).
2. Аппаратная реализация криптографических алгоритмов: схемотехника блоков шифрования.
3. Технологии FPGA в современных системах коммутации: гибкая перестройка архитектуры «на лету».
4. Проблема целостности сигналов (Signal Integrity) в высокоскоростных цифровых устройствах связи.
5. Диагностика цифровых узлов: использование логических анализаторов и встроенных средств самотестирования (BIST).
6. Энергосберегающие технологии в схемотехнике мобильных устройств связи.
7. Аппаратная поддержка протоколов передачи данных: реализация UART и SPI на логических уровнях.
8. Перспективы квантовой схемотехники: замена классического бита кубитом.
9. Анализ причин аппаратных отказов цифрового оборудования базовых станций: старение, перегрев, ЭМП.
10. Обзор современных систем автоматизированного проектирования (САПР) для разработки и верификации цифровых схем.

5.4. Перечень видов оценочных средств

1. Фронтальный опрос: проводится устно в экспресс-формате. Оценивается быстрота и правильность владения терминологией.
2. Практические задания: выполняются в программных средах (Proteus, Multisim). Оценивается работоспособность виртуальной модели и соответствие временных диаграмм техническому заданию.
3. Коллоквиум: сочетает письменную работу (решение логических уравнений) и устную защиту своих решений.
4. РГР: индивидуальный проект (например, «Синтез управляющего автомата»). Оценивается глубина проработки, отсутствие ошибок в логике и качество оформления схем по ГОСТ.
5. Доклад: оценивается умение студента работать с Data Sheets (техническими паспортами) и представлять решения по эксплуатации оборудования.
6. Экзамен: включает два теоретических вопроса и одну практическую задачу (кейс).

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

6.1. Рекомендуемая литература

6.1.1. Основная литература

	Авторы, составители	Заглавие	Издательство, год
Л1.1	. Щука А.А	Электроника: Учебное пособие./Под редакцией проф. А.С. Сигова	СПб. БХВ-Петербург 2005
Л1.2	Дьяков И. А.	Микропроцессорные системы. Архитектура микроконтроллеров семейства MCS-51: Учебное пособие для студентов всех форм обучения направлений 230100.62 - Информатика и вычислительная техника, 010400.62 - Прикладная математика и информатика, 230104.65 - Системы автоматизированного проектирования	Тамбов: Тамбовский государственный технический университет, ЭБС АСВ 2014

6.1.2. Дополнительная литература

	Авторы, составители	Заглавие	Издательство, год
Л2.1	Шевченко В.П.	Вычислительные системы, сети и телекоммуникации: учебник	М.: Кнорус 2012
Л2.2	. Г.П. Катунин, Г.В.Мамчев, В.П. Шувалов	Телекоммуникационные системы и сети.	Москва горячая линия-Телеком 2005

6.1.3. Методические разработки

	Авторы, составители	Заглавие	Издательство, год
Л3.1	Кравченко Н.И.	Учебно-методические указания к практическим работам по дисциплине "Сети и системы радиосвязи"	Бишкек: Изд-во КРСУ 2016
Л3.2	Токтогонов С.А.	Учебно-методическое пособие по электронике : Учебно-методическое пособие по электронике	КРСУ 2015

6.3. Перечень информационных и образовательных технологий

6.3.1 Компетентностно-ориентированные образовательные технологии

6.3.1.1	1. Технология проектного обучения (Project-Based Learning)
6.3.1.2	• Суть: Студент получает индивидуальное задание на проектирование законченного цифрового узла (например, «Кодовый замок» или «Контроллер приоритетов для 3-х абонентов»).
6.3.1.3	• Связь с ПК-3: Прохождение всех стадий: от составления алгоритма работы до верификации готового устройства в САПР.
6.3.1.4	2. Технологии виртуального моделирования и «цифровых двойников»
6.3.1.5	• Суть: Использование сред Proteus VSM, NI Multisim или Logisim. Вместо работы на ограниченных физических стендах, студент работает в виртуальной лаборатории, где может использовать логические анализаторы и генераторы паттернов.

6.3.1.6	• Связь с ПК-5: Отработка сценариев техподдержки — поиск неисправностей в виртуальной схеме, имитация отказов компонентов и анализ их влияния на систему.
6.3.1.7	3. Кейс-метод (Case-study)
6.3.1.8	• Суть: Анализ реальных технических ситуаций (кейсов), возникающих при эксплуатации телекоммуникационного оборудования.
6.3.1.9	• Пример: «Ситуация: После грозы на базовой станции вышел из строя дешифратор адреса. В наличии только дешифратор другой серии. Проанализировать Data Sheet и принять решение о возможности замены».
6.3.1.10	• Связь с ПК-5: Развитие навыка работы с базами данных производителей и технической документацией.
6.3.1.11	4. Метод «Проблемного обучения»
6.3.1.12	• Суть: На лекциях и практиках преподаватель не дает готовое решение, а ставит задачу с противоречивыми условиями (например, необходимо повысить быстродействие счетчика, но ограничено количество доступных логических элементов).
6.3.1.13	• Связь с ПК-3: Формирование навыка оптимальной регулировки и настройки оборудования в условиях ограниченных ресурсов.
6.3.1.14	5. Интерактивные методы (Peer-to-peer)
6.3.1.15	• Суть: Взаимное рецензирование схем. Студенты обмениваются своими проектами в САПР и проводят «аудит» — ищут логические ошибки или «гонки» в схемах друг друга.
6.3.1.16	• Связь с ПК-3, ПК-5: Развитие критического мышления и навыка контроля качества выполненных работ.
6.3.2 Перечень информационных справочных систем и программного обеспечения	
6.3.2.1	1. Программное обеспечение (ПО)
6.3.2.2	Для проведения практических занятий и выполнения самостоятельной работы (РГР) используется следующий пакет программного обеспечения:
6.3.2.3	• САПР цифровой схемотехники (основное):
6.3.2.4	о Proteus Professional (Visual Designer / VSM): https://www.labcenter.com/ — основной инструмент для сквозного проектирования и визуальной отладки.
6.3.2.5	о NI Multisim: https://www.ni.com/ru-ru/shop/electronic-test-instrumentation/multisim.html — высокоточное моделирование переходных процессов.
6.3.2.6	о Logisim-evolution: https://github.com/logisim-evolution/logisim-evolution — открытое ПО для обучения синтезу конечных автоматов.
6.3.2.7	• Специализированное ПО для ПЛИС:
6.3.2.8	о Intel Quartus Prime (Lite Edition): https://www.intel.com/content/www/us/en/software/fpga/quartus-prime/download.html — синтез схем на языках Verilog/VHDL.
6.3.2.9	• Офисный пакет:
6.3.2.10	о LibreOffice: https://ru.libreoffice.org/ или Microsoft Office: https://www.office.com/ — оформление документации.
6.3.2.11	2. Информационные справочные системы и базы данных
6.3.2.12	Обеспечивают доступ к технической информации (компетенция ПК-5):
6.3.2.13	• Электронные библиотеки компонентов (Data Sheets):
6.3.2.14	о Alldatasheet: https://www.alldatasheet.com/ — крупнейший архив документации.
6.3.2.15	о DatasheetCatalog: https://www.datasheetcatalog.com/ — альтернативный мировой справочник компонентов.
6.3.2.16	о Texas Instruments Resource Center: https://www.ti.com/design-resources.html — рекомендации по применению и типовые схемы.
6.3.2.17	• Справочно-правовые и нормативные системы:
6.3.2.18	о Техэксперт (Электронный фонд НТД): https://docs.cntd.ru/ — доступ к ГОСТам в области ЕСКД и электроники.
6.3.2.19	о КонсультантПлюс: http://www.consultant.ru/ — нормативная база РФ.
6.3.2.20	• Электронно-библиотечные системы (ЭБС):
6.3.2.21	о IPR SMART: https://www.iprbookshop.ru/

6.3.2.2 2	о	ЭБС Лань: https://e.lanbook.com/
6.3.2.2 3	о	ЭБС Юрайт: https://urait.ru/
6.3.2.2 4	3.	Образовательные ресурсы
6.3.2.2 5	•	LMS (Система управления обучением вуза): (указывается локальная ссылка вашего университета, например, на базе Moodle).
6.3.2.2 6	•	Национальная платформа открытого образования: https://openedu.ru/ — курсы по ИТ-направлениям.
6.3.2.2 7	•	Stepik: https://stepik.org/catalog — интерактивные курсы по цифровой технике и программированию.
6.3.2.2 8	•	Coursera (раздел Computer Science): https://www.coursera.org/ — международные курсы по архитектуре ЭВМ.

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

7.1	Аудитория для проведения учебных занятий (лекционные) – учебная лаборатория 3/412. Оборудование: магнитномаркерная доска, мультимедийный проектор, АРМ преподавателя (ноутбук).
7.2	Аудитория для проведения учебных занятий (практические) – учебная лаборатория 3/412. Оборудование: магнитно-маркерная доска, мультимедийный проектор, АРМ преподавателя (ноутбук).
7.3	Помещения для самостоятельной работы обучающихся - учебный компьютерный класс 3/301. Оборудование: 10 персональных компьютеров, подключенные к сети «Интернет» с обеспечением доступа в электронную информационно-образовательную среду вуза и ЭБС.
7.4	720000 Кыргызская республика, г. Бишкек, пр. Шабдан Баатыра 140, корпус 3 Литер А 4 этаж, каб. 22 – учебная лаборатория 3/412. Технический паспорт от 10 июня 2002 г.

8. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)

1. Лекция является основой для формирования теоретического базиса (уровень «Знать»).

- Активное слушание: Рекомендуется не просто конспектировать определения, а зарисовывать логические схемы и временные диаграммы. Именно графическое представление сигналов помогает понять работу последовательностных устройств (триггеров, счетчиков).
- Работа с терминологией: Цифровая схемотехника насыщена англоязычными аббревиатурами (TTL, CMOS, JTAG, FPGA). Студенту следует вести глоссарий, так как это необходимо для работы с международными базами данных (ПК-5).
- Предварительная подготовка: Перед каждой лекцией ознакомьтесь с планом занятий. Просмотр темы в учебнике (15–20 минут) до лекции повышает эффективность усвоения материала на 40%.

2. Рекомендации по подготовке к практическим занятиям

Практики в САПР (Proteus, Multisim) — это имитация реальной инженерной деятельности (уровень «Уметь»).

- Алгоритм «Бумага — Симулятор»: Никогда не начинайте сборку схемы в программе без предварительного расчета на бумаге. Сначала составьте таблицу истинности или карту Карно, минимизируйте функцию и только потом приступайте к моделированию.
- Верификация: После сборки схемы обязательно проверьте её работу на всех возможных комбинациях входных сигналов. Это формирует навык ответственной наладки оборудования (ПК-3).
- Анализ ошибок: Если схема не работает, используйте виртуальные инструменты (логический пробник, осциллограф). Не ждите подсказки преподавателя — самостоятельный поиск «разрыва» или «логического конфликта» является лучшей тренировкой для будущего специалиста техподдержки (ПК-5).

3. Рекомендации по выполнению самостоятельной работы (СРС)

Самостоятельная работа занимает 80 часов и направлена на закрепление навыков (уровень «Владеть»).

- Работа с РГР: Расчетно-графическая работа — это ваш микро-проект. Рекомендуется разбивать выполнение на этапы: 1 неделя — математический синтез; 2 неделя — моделирование в САПР; 3 неделя — оформление по ГОСТ.
- Изучение Data Sheets: При выборе элементной базы для РГР используйте официальные ресурсы (alldatasheet.com и др.). Обращайте внимание не только на логику работы, но и на электрические параметры: уровни напряжения, время задержки, температурный режим. Это критически важно для эксплуатации оборудования в реальных сетях (ПК-3).

4. Рекомендации по подготовке к экзамену

- Системность: Подготовку следует начинать с повторения базовых логических элементов. Если вы не понимаете, как работает триггер, вы не сможете объяснить работу счетчика или регистра.
- Практическая направленность: При ответе на теоретический вопрос обязательно приводите пример практического применения устройства в системах связи (например: «Мультиплексор используется для уплотнения каналов в системах передачи»).
- Самопроверка: Попробуйте самостоятельно синтезировать схему любого бытового цифрового устройства (например, индикатор уровня сигнала). Если вы можете пройти путь от идеи до временной диаграммы — вы готовы к экзамену.

5. Работа с информационными ресурсами

- Используйте рекомендованные в РПД электронные библиотеки (Лань, IPR SMART).
- При поиске информации по техподдержке (ПК-5) отдавайте приоритет официальным сайтам производителей (Texas Instruments, Intel). Помните, что умение найти актуальный документ в базе данных — профессиональный навык

инженера связи.